

DIALOG(R)File 352:DERWENT WPI  
(c) 2000 Derwent Info Ltd. All rts. reserv.

004520572

WPI Acc No: 86-023916/198604

Related WPI Acc No: 95-126758; 95-134899; 95-134900; 95-238019; 97-518952

**Mfg. thin film transistor - involves heat-treating semiconductor film by  
irradiation with short-wavelength pulse laser beam. NoAbstract DWg 3,4/6**

Patent Assignee: SONY CORP (SONY )

Number of Countries: 001 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
JP 60245124	A	19851204	JP 84100180	A	19840518		198604 B
JP 95118443	B2	19951218	JP 84100180	A	19840518	H01L-021/20	199604

Priority Applications (No Type Date): JP 84100180 A 19840518

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
--------	------	-----	----	--------------	-------------	--------

JP 60245124	A		7			
-------------	---	--	---	--	--	--

JP 95118443	B2		5	Based on	JP 60245124	
-------------	----	--	---	----------	-------------	--

Title Terms: MANUFACTURE; THIN; FILM; TRANSISTOR; HEAT; TREAT;  
SEMICONDUCTOR; FILM; IRRADIATE; SHORT; WAVELENGTH; PULSE; LASER;  
BEAM;

NOABSTRACT

Derwent Class: L03; U11; U12; U14

International Patent Class (Main): H01L-021/20

International Patent Class (Additional): C30B-030/00; H01L-021/263;

H01L-027/12; H01L-029/78

File Segment: CPI; EPI

## ⑫ 公開特許公報(A)

昭60-245124

⑪ Int. Cl.

H 01 L 21/20  
21/263  
27/12  
29/78

識別記号

庁内整理番号

7739-5F  
6603-5F  
7514-5F  
8422-5F

⑬ 公開 昭和60年(1985)12月4日

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 半導体装置の製法

⑮ 特 願 昭59-100180

⑯ 出 願 昭59(1984)5月18日

⑰ 発明者 碓 井 節 夫 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
 ⑱ 発明者 鮫 島 俊 之 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
 ⑲ 発明者 狩 野 靖 夫 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
 ⑳ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号  
 ㉑ 代 理 人 弁理士 伊 藤 貞 外1名

## 明 細 書

発明の名称 半導体装置の製法

特許請求の範囲

短波長パルスレーザ光を照射して半導体薄膜を熱処理することを特徴とする半導体装置の製法。

発明の詳細な説明

産業上の利用分野

本発明は、薄膜トランジスタ(TFT)等の半導体装置の製法に関する。

背景技術とその問題点

例えば透過型液晶ディスプレイにおいては、各絵素をオン、オフするためのスイッチング素子として薄膜トランジスタが用いられている。この場合、薄膜トランジスタは、透明ガラス基板上に多数配列して形成される。第1図は従来のガラス基板上に薄膜トランジスタを形成する製法例である。これは先づ第1図Aに示すようにガラス基板(1)上にアルミニウム又は酸化インジウム錫(以下ITOと略す)等によるゲート電極(2)を形成して後、SiO<sub>2</sub>膜(3)、水素化アモルファスシリコン(以下a

-Si:Hと略す)膜(4)及びオーミックコンタクト用のn形a-Si:H(n<sup>+</sup>-a-Si:H)膜(5)を連続してプラズマCVD法で全面に堆積する。次でa-Si:H膜(4)及びn<sup>+</sup>-a-Si:H膜(5)をパターニングして薄膜トランジスタを作るために必要な部分を島領域化する。次に第1図Bに示すようにソース及びドレイン部にAl/No2層膜構造、モリブデン、チタン又はニクロム等によるソース電極(6)及びドレイン電極(7)を形成する。次に第1図Cに示すようにソース電極(6)及びドレイン電極(7)間に臨むn<sup>+</sup>-a-Si:H膜(5)をプラズマエッチング法等により除去し、ソース及びドレイン間のリーク電流をなくす。然る後、第1図Dに示すようにパッシベーション用及び液晶配向用のSiO<sub>2</sub>層(8)を全面に形成し、さらにチャンネル部に対応する部分を覆うように遮光層(9)を形成して薄膜トランジスタを形成する。

この製法では、フォトリソグラフィに使用するマスクとして、ゲート電極(2)のパターン形成用、a-Si:H膜(4)の島領域形成用、ソース及びドレ

イン電極(6)及び(7)のパターン形成用、更に遮光層(9)のパターン形成用の4枚のマスキが最低必要となる。又、 $a-Si:H$ (4)の膜厚は約 $0.5\mu m$ 程度ないと $n^+-a-Si:H$ 膜(6)をエッチング除去する場合に十分な厚みを残せないこと、 $n^+-a-Si:H$ 膜(6)のエッチング工程でのむらや $a-Si:H$ 膜(4)の堆積のむらが加わり広い面積に亘って一様な特性の多数の薄膜トランジスタが得にくい等の欠点があった。 $a-Si:H$ 膜(4)が厚いとソース、ドレイン電極(6)、(7)の厚みが $1\mu m$ 程度ないと段切れが生じ易い。

そしてこの様な厚い $a-Si:H$ 膜(4)では $a-Si:H$ の光伝導度が大きいため、光を遮蔽するための遮光層(9)が必要となり製造工程を一層複雑にしている。 $a-Si:H$ 膜(4)は水素化されているため、膜内に欠陥が少く、通常オン/オフ比 $10^4$ が得られ、閾値電圧 $V_{th}=5V$ 程度のものが得られる。しかし非晶質であるために有効移動度は $0.1\sim 0.5\text{ cm}^2/V\cdot\text{s}$ と小さく、早いスイッチング特性が得られない。

例えば半導体薄膜として $a-Si:H$ 膜を用いこれに波長 $308\text{nm}$ の $\text{XeCl}$ エキシマーレーザー光を照射した場合、この波長に対する吸収係数は $10^4\text{ cm}^{-1}$ に達するので、極表面( $100\text{\AA}$ 程度)で吸収され熱に変換される。この熱は直ちに熱伝導によって薄膜内部に伝わる。この様に膜の表面又は内部が瞬間的に高温になるために $a-Si:H$ 膜は水素を出さずに結晶化されその特性は著しく変化する。例えば膜の移動度が著しく増大し、また光伝導度が低減する。またイオン注入された膜はその不純物が活性化される。

この様な短波長の高エネルギーパルスレーザー光を照射するときは、 $a-Si:H$ 膜中の水素は放出されず、結晶化した後も結晶粒界のダングリングボンドをなくす働きを行う。

本発明が用いる短波長パルスレーザー光としては、そのレーザー波長が $100\sim 400\text{nm}$ 、実用範囲は $150\sim 350\text{nm}$ 、パルス幅が $100\text{nsec}$ 以下で好ましくは $10\sim 50\text{nsec}$ 或中 $20\text{nsec}$ である。またパルズのピーク強度は $10^6\text{ W/cm}^2$ 以上 $\sim 10^8\text{ W/cm}^2$ 以下とし、

#### 発明の目的

本発明は、上述の点に鑑み、製造を容易にし、且つ性能の向上が図れる薄膜トランジスタ等の半導体装置の製法を提供するものである。

#### 発明の概要

本発明は、短波長パルスレーザー光を照射して非晶質又は多結晶の半導体薄膜を熱処理する工程を有した半導体装置の製法である。

この発明の製法では、基体全体を高温にすることなく低温(室温)にて半導体薄膜の結晶化、不純物の活性化等が行え性能の向上が図れる。また製造が容易となる。

#### 実施例

本発明では、結晶化しようとする半導体薄膜に短波長パルスレーザーを照射したとき、そのレーザー光が半導体薄膜の極表面のみで吸収され、その後熱伝導によって薄膜の内部が溶けて再結晶化し、或はアニールされて結晶粒が大きくなることを利用して例えば薄膜トランジスタ等の半導体装置を製造するものである。

フルーエンス(1回のパルスのエネルギー)は $1\text{ J/cm}^2$ 以下、好ましくは $50\text{ mJ/cm}^2$ 以上 $\sim 500\text{ mJ/cm}^2$ 以下、より好ましくは $200\sim 500\text{ mJ/cm}^2$ とする。このような短波長パルスレーザー光を用いれば局所的な加熱が可能となる。

次に、図面を参照して本発明の実施例を説明する。なお、各例は第1図と同様の薄膜トランジスタの製造に適用した場合である。

第2図は本発明の一実施例である。本例においては先づ第2図Aに示すようにガラス基板(1)上にアルミニウム又はITO等によるゲート電極(2)を形成した後、 $\text{SiO}_2$ 膜(3)、 $a-Si:H$ 膜(4)及び $n^+-a-Si:H$ 膜(6)を順次プラズマCVD法で全面に堆積する。次で $a-Si:H$ 膜(4)及び $n^+-a-Si:H$ 膜(6)をパターンニングして薄膜トランジスタを作る部分を島領域化する。

次に、第2図Bに示すように、例えばモリブデン、チタン又はニクロム等によるソース電極(6)及びドレイン電極(7)を形成し、両電極(6)及び(7)をマスクにチャンネル部に対応する部分上の $n^+-a$

a-Si:H膜(6)をプラズマエッチング法等によって選択除去する(第2図C)。ここまでの工程は第1図A~Cの工程と同じである。

次に、第2図Dに示すように、全面にSiO<sub>2</sub>膜(8)を被着形成した後、表面側から短波長パルスレーザー光即ちUV(紫外線)パルスレーザー光(10)を照射してa-Si:H膜(4)のチャンネル部(4C)を多結晶化又は単結晶化し、目的の薄膜トランジスタを得る。

この製法ではチャンネル部(4C)のa-Si:H膜を水素を出さずに結晶化できることにより、薄膜トランジスタの移動度を大きくすることができる。又、a-Si:H膜の結晶化により光伝導度がなくなり、光が当たってもリーク電流が生じない。従って従来のチャンネル部上を覆う遮光層(9)及びその為のマスク工程が省略できる。UVパルスレーザー光(10)はSiO<sub>2</sub>膜(8)を透過し、電極(6)(7)で反射するため温度は上らず、電極(6)(7)を損うことなくチャンネル部を処理できる。因みにアルゴンレーザー、YAGレーザーのように長波長レーザーではa-Si:

H膜全体の温度が上がり、SiO<sub>2</sub>膜(8)、電極(6)、(7)等が損傷を受ける。

このように電極(6)(7)をマスクにして(所謂セルフアライメントにより)レーザー照射を行い局部的な結晶化を行うことにより、a-Si:H膜(4)の堆積、電極(6)(7)の形成の後でも非常に高い温度にすることなく室温にての結晶化が可能である。従って薄膜トランジスタの構造及び製造工程を簡単化できる。

第3図はプレーナー型の薄膜トランジスタ製法に適用した他の実施例である。

これは、第3図Aに示すようにガラス基板(1)上にa-Si:H膜(4)及びSiO<sub>2</sub>膜(3)を順次被着形成し、パターンニングして島領域化する。次でチャンネル部(4C)に対応するSiO<sub>2</sub>膜(3)上に例えばチタン、モリブデン又はニクロム等よりなるゲート電極(2)を形成し、このゲート電極(2)をマスクにしてa-Si:H膜(4)のソース部(4S)及びドレイン部(4D)にリン又はボロン等の所望の不純物をイオン注入する。

7

次に、第3図Bに示すようにソース及びドレイン部(4S)及び(4D)に一部接続する如く例えばモリブデン、チタン、ニクロム又はITO等によるソース電極(6)及びドレイン電極(7)を被着形成し、さらにSiO<sub>2</sub>膜(8)を被着形成する。その後、ガラス基板(1)側よりUVパルスレーザー光(10)を照射する。これによってソース及びドレイン部(4S)及び(4D)は活性化し、チャンネル部(4C)は結晶化する。

この場合、ガラス基板(1)に石英ガラス、パイレックスガラスを用いれば例えば波長308nmのレーザー光は透過するのでa-Si:H膜(4)とガラス基板(1)の界面で光は熱に変わり、a-Si:H膜(4)は熱処理される。斯くして目的の薄膜トランジスタを得る。

この実施例ではソース、ドレイン部(4S)、(4D)のa-Si:H膜も水素を出さずに結晶化されるのでオーミックコンタクトを完全にし、かつ不純物の活性化も充分行なわれ、チャンネル部との界面特性を向上させることができる。又、a-

8

Si:H膜(4)を充分薄くでき、例えば膜厚100Å~1000Åの範囲が可能であるため、a-Si:H膜の結晶化に加えて膜厚が薄いことにより、更に光伝導度をなくすことができリーク電流の発生をなくすることができる。更にa-Si:H膜(4)が薄くできるので、ソース、ドレイン電流の段切れが生じない。

第4図はスタガード型の薄膜トランジスタの製法に適用した他の実施例である。

これは、第4図Aに示すようにガラス基板(1)上に例えばモリブデン、チタン、ニクロム又はITOによるソース電極(6)及びドレイン電極(7)を形成した後、a-Si:H膜(4)、SiO<sub>2</sub>膜(3)を形成する。さらに例えばアルミニウム又はITOによるゲート電極(2)を形成し、島領域化した表面全体にSiO<sub>2</sub>膜(8)を被着形成する。そしてソース及びドレイン部(4S)及び(4D)に対応するa-Si:H膜にリン又はボロン等の所望の不純物をイオン注入する。

次に、第4図Bに示すように表面とガラス基板(1)側の2方向からUVパルスレーザー光(10)を照射し、

9

10

チャンネル部 (4C) を結晶化させ、またソース及びドレイン部 (4S) 及び (4D) を結晶化と共に不純物の活性化を行う。この場合、ソース及びドレイン部 (4S) 及び (4D) とチャンネル部 (4C) のレーザ光の照射条件を変えて、それぞれの適性条件を選ぶ。

この実施例ではチャンネル部 (4C) とソース、ドレイン部 (4S) 、 (4D) に対するレーザ光の照射条件を夫々最適条件に選び得るのでより特性の向上が図れる。又、 $a-Si:H$  膜 (4) の膜厚も充分薄くできる。

第5図及び第6図はイオン注入工程を省略した更に他の実施例である。第5図は逆スタガード型薄膜トランジスタ、第6図はプレーナ型薄膜トランジスタに適用した場合で、共に不純物ドーパのない  $a-Si:H$  膜 (4) に対してオーミック特性のよい金属例えばニクロムをソース電極 (6) 及びドレイン電極 (7) に用い、表裏2方向よりUVパルスレーザ光 (8) を照射してチャンネル部分 (4C) 及びソース部 (4S) 、ドレイン部 (4D) の結晶化を行う。

この場合、UVパルスレーザ光 (8) をソース、ドレイン部 (4S) 、 (4D) に照射するとき電極界面が充分オーミックになるようにUV照射条件 (強さ、時間) を選ぶ。また場合によっては、例えば  $n^+$  形に対してリン (P) 、ヒ素 (As) 、アンチモン (Sb) 等の5価元素を、 $p^+$  形に対してアルミニウム (Al) 、ガリウム (Ga) 等の3価元素を含むソース、ドレイン電極 (6) 、 (7) を用いるのも良い。ソース、ドレイン電極 (6) 、 (7) としてはニクロムの他にITO、モリブデン又はチタン等を用いることができる。この製法では特に不純物のイオン注入工程が省略されるので、製造工程がより簡便化される。第5図の構成は、第2図の実施例において  $n^+ - a-Si:H$  膜 (4) を省略したものであり、従って、第2図に比して  $a-Si:H$  膜 (4) を充分薄くでき、例えば200Å程度とすることができ、その分光伝導度が減り特性がより向上する。

尚、第2図～第8図の実施例を液晶ディスプレイ等に応用する場合には全体を  $SiO_2$  等の配向用絶縁層を被着する必要がある。この層を300℃程度

11

の高温で作る場合はソース、ドレイン電極はAlを用いることができないが、蒸着等の低温プロセスを用いればプラズマによる  $SiO_2$  、  $a-Si:H$  の堆積以外はすべて低温 (室温) プロセスで高性能の薄膜トランジスタアレイを作ることが可能である。

上述の実施例によれば、基体全体を高温にすることなく、所謂室温でチャンネル部の  $a-Si:H$  膜を水素を出さずに結晶化することにより、薄膜トランジスタの移動度を大きくすることができ、早いスイッチング特性が得られる。

又、 $a-Si:H$  膜を結晶化することにより、又充分薄くできることにより、光伝導度を小さく光が照射されてもリーク電流が流れないようになる。このため遮光層が省略される。又、高エネルギー、短時間の短波長パルスレーザ光を用いることにより、室温で  $a-Si:H$  膜の結晶化ができ、従って電極形成、パッシベーション膜の形成後に結晶化工程を行うことが可能となる。従って、薄膜トランジスタの構成及び製造工程が簡単になり、また生産の歩留りも向上するものである。又、薄膜ト

12

ランジスタアレイの製造に適用した場合には、各トランジスタ共に均一な特性が得られる。

尚、上例では薄膜トランジスタ (TFT) の製造に適用したが、その他の半導体薄膜を用いた半導体装置の製造にも適用できる。

#### 発明の効果

本発明によれば、短波長パルスレーザ光を用いることにより、非晶質又は多結晶の半導体薄膜を局部的に結晶化でき、又不純物の活性化もでき、例えば移動度の大きい薄膜に変えることができる。しかも、この結晶化、活性化は基体全体を高温にすることなく、所謂室温で行えるので、電極形成、パッシベーション膜の形成後に結晶化、活性化工程を行うことができる。従って、例えば薄膜トランジスタに適用した場合、その性能を向上し、かつ製造を容易にするものである。

#### 図面の簡単な説明

第1図は従来の薄膜トランジスタの製法の一例を示す工程図、第2図は本発明による薄膜トランジスタの製法の一実施例を示す工程図、第3図乃

13

14

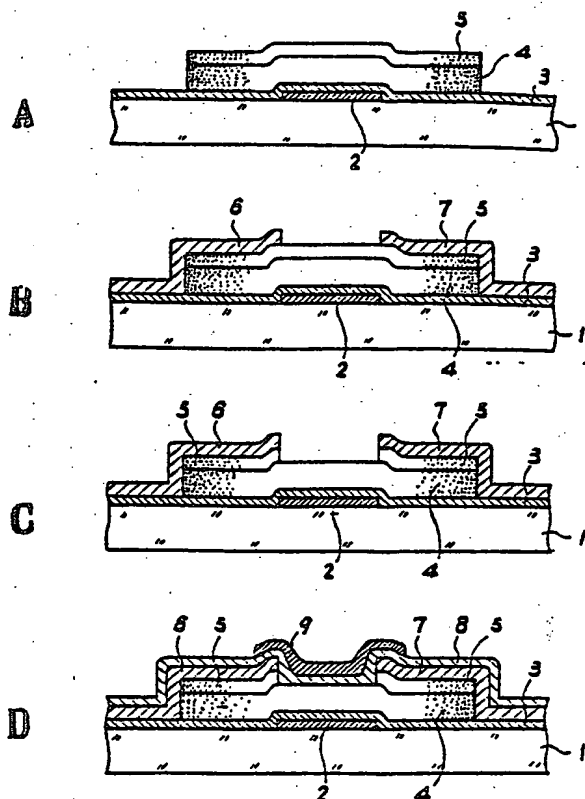
第6図は夫々本発明による薄膜トランジスタの製造法の他の実施例を示す断面図である。

(1)はガラス基板、(2)はゲート電極、(3)は $SiO_2$ 膜、(4)は $n-Si:H$ 膜、(5)は $p^+-a-Si:H$ 膜、(6)はソース電極、(7)はドレイン電極、(8)は短波長パルスサーザ光である。

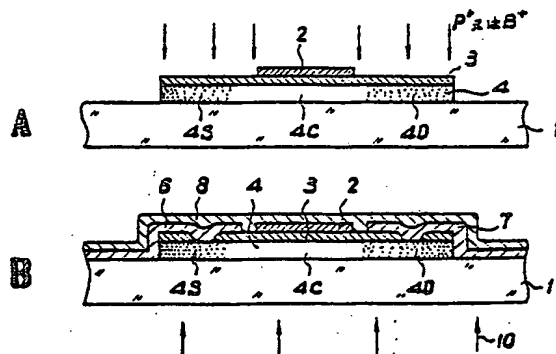
代理人 伊藤 貞  
同 松隈 秀盛

15

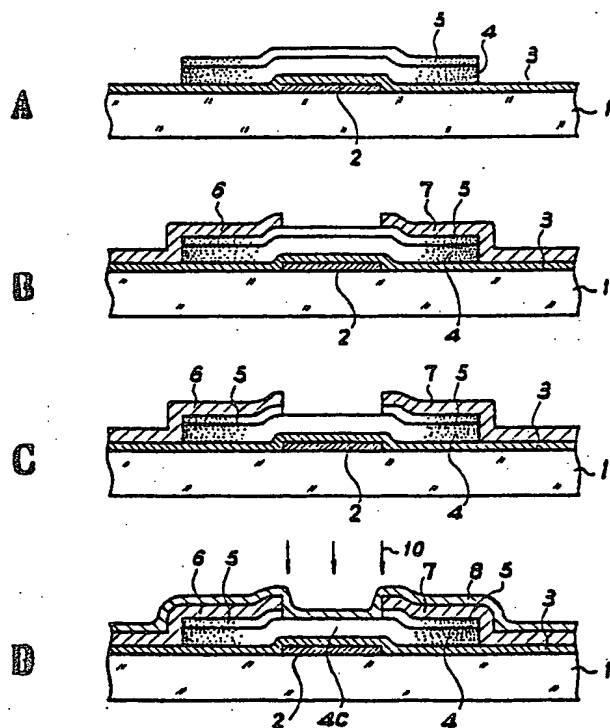
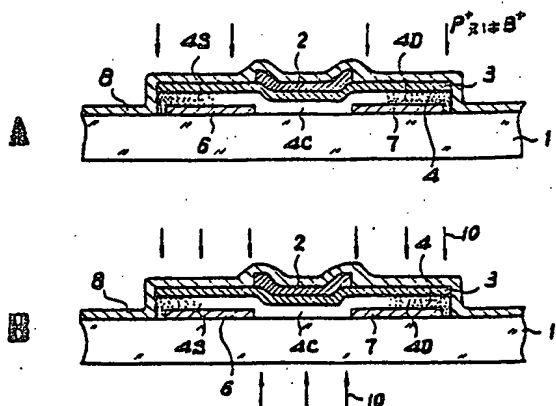
第1図



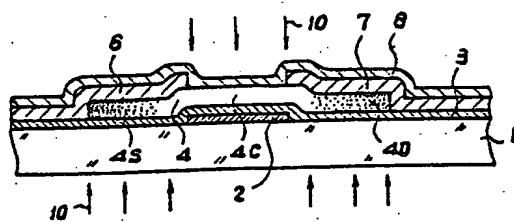
第3図



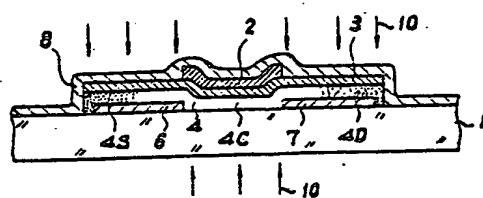
第4図



第 5 図



第 6 図



Translation

Laid-Open Number : 60-245124

Laid-Open Date : December 4, 1985

Application Number : 59-100180

Application Date : May 18, 1984

IPC's : H 01 L 21/20, 21/263, 27/12, 29/78

Applicant : Sony Corporation

7-35, Kitashinagawa 6-chome

Shinagawa-ku, Tokyo, Japan

Inventors : Setsuo Usui

Sony Corporation

7-35, Kitashinagawa 6-chome

Shinagawa-ku, Tokyo, Japan

Toshiyuki Sameshima

Sony Corporation

7-35, Kitashinagawa 6-chome

Shinagawa-ku, Tokyo, Japan



Translation

Yasuo Karino

Sony Corporation

7-35, Kitashinagawa 6-chome

Shinagawa-ku, Tokyo, Japan

Title : A Method for Manufacturing

A Semiconductor Device

Specifications

1. Title of the Invention

A Method for Manufacturing A Semiconductor Device

2. Claim

A method for manufacturing a semiconductor device, characterized in that short wave length pulse laser beam is radiated to heat treat a semiconductor thin film.

3. Detailed Description of the Invention

[Field of the Invention]

The present invention relates to a method for manufacturing a semiconductor device such as a thin film transistor (TFT) and so forth.

[Prior Art and Problems Thereof]

For example, in a transmission type liquid crystal display, a thin film transistor is used as a switching element for turning on/off each picture element. In this case, a great number of thin film transistors are formed on a transparent glass substrate. FIG.1 shows an example of a conventional method for forming thin film transistor on a glass substrate. In the figure, a gate electrode (2) made of aluminum or indium tin oxide (hereinafter ITO) and so forth is first formed on a glass substrate (1) as shown in FIG.1 A, thereafter an  $\text{SiO}_2$  film (3), an amorphous silicon hydride (hereinafter a-Si:H) film (4) and an n-type a-Si:H ( $\text{n}^+$ -a-Si:H) film for ohmic contact (5) are successively fabricated on the whole surface by use of plasma CVD method. Then, the a-Si:H film (4) and the  $\text{n}^+$ -a-Si:H film (5) are patterned, and portions necessary for forming thin film transistors are made into island areas. Thereafter, as shown in FIG.1 B, an Al/Mo $_2$  layer film structure, a source electrode (6) and a drain electrode (7) made of molybdenum, titanium or nichrome or so are formed on source and drain portions. Then, as shown in FIG.1 C, the  $\text{n}^+$ -a-Si:H film (5) between the source electrode (6) and the drain electrode (7) is removed by use of plasma etching method and so forth, and leak current between the source and the drain is lost. Thereafter, as shown in FIG.1 D, an  $\text{SiO}_2$  layer (8) for passivation and liquid crystal orientation is formed on the whole surface, and further a light blocking layer (9) is formed so as to cover portions corresponding to channel portions, thus a thin film transistor is formed.

## Translation

In this method for manufacturing a semiconductor device, at least four masks are required for patterning the gate electrode (2), for forming island areas of the a-Si:H film, for forming patterns of the source and drain electrodes (6) and (7), and further for forming pattern of the light blocking layer (9). And if the film thickness of the a-Si:H film (4) is below about  $0.5\mu\text{m}$ , it is not possible to leave sufficient thickness in the case of etching removal of the  $n^+$ -a-Si:H film (5), and also unevenness in etching process of the  $n^+$ -a-Si:H film (5) and unevenness of accumulation of the a-Si:H film (4) make it difficult to obtain a great number of thin film transistors with uniform characteristics over a wide area, which has been problems with the prior art. And when the a-Si:H film (4) is thick, if the thickness of the source and drain electrodes (6) and (7) is less than around  $1\mu\text{m}$ , stages are apt to cut off.

And in such a thick a-Si:H film (4), since the light transmission degree of a-Si:H is large, the light blocking layer (9) for blocking light is required, which makes manufacturing processes far more complicated. Since the a-Si:H film (4) is hydrated, there are few defects in the film, and in general, on/off ratio  $10^6$  is to be achieved, and threshold voltage  $V_{th}$  = about 5V may be obtained. However, the film is of amorphous film, the effective movement degree is as small as  $0.1 \sim 0.5 \text{ cm}^2/\text{VS}$ , as a result, it is not possible to attain a swift switching characteristic.

[Object of the Invention]

## Translation

The present invention has been made in consideration of the above problems with the conventional method for manufacturing a semiconductor device according to the prior art, accordingly, one object of the present invention is to provide a method for manufacturing a semiconductor device such as a thin film transistor and so forth, that enables to make the manufacturing procedures easy and simple, and further improve performance.

### [Outline of the Invention]

The present invention is a method for manufacturing a semiconductor device, characterized in that short wave length pulse laser beam is radiated to heat treat a semiconductor thin film.

According to the present invention, it is possible to achieve crystallization of semiconductor thin films at low temperature (room temperature) and activation of impurities and so forth without making the whole substrate at high temperature, as a consequence, it is possible to improve performance of semiconductor devices. Also the present invention helps make manufacturing processes far more simple and easy.

### [Description of Preferred Embodiments]

In the present invention, a method for manufacturing a semiconductor device such as, for example, a thin film transistor and so forth by making the most of the fact that when short wave length pulse laser is radiated onto a semiconductor thin film to be

## Translation

crystallized, the laser beam is absorbed only at electrode surfaces of the semiconductor thin film, thereafter the inside of the thin film is melted by heat transmission and is re-crystallized, or annealed, and the crystal particles thereof will become larger.

For example, when an a-Si:H film is used as a semiconductor thin film and XeCl excimer laser beam with wave length 308 nm is radiated thereto, the absorption coefficient to this wave length goes up to  $10^8$  cm<sup>-1</sup>, so the excimer laser beam is absorbed into electrode surfaces about 100 Å, and is converted into heat. This heat transmits into the inside of the thin film by heat transmission. In this way, since the surface or inside of the film becomes at high temperature instantaneously, the a-Si:H film is crystallized without discharging hydrogen, and the characteristics thereof are changed significantly. For instance, the movement degree of the film increases greatly, or the light transmission degree is reduced. Or in the film to which ion is implanted, impurities therein are activated.

When a high energy pulse laser beam with such a short wave length is radiated, hydrogen in the a-Si:H film is not discharged, and works to remove dangling bond of crystal particle field even after crystallization.

As short wave length pulse laser beam to be used in the present invention, it is preferable that laser wave length thereof be 100 - 400 nm, its practical range be 150 - 350 nm, and pulse width below 100 nsec, preferably 10 - 50 nsec or 20 nsec. And pulse peak strength is

## Translation

over  $10^6$  W/cm<sup>2</sup> and below  $10^8$  W/cm<sup>2</sup>, and fluence (pulse energy per one time) is below 1 J/cm<sup>2</sup>, preferably over 50 mJ/cm<sup>2</sup> and below 500 mJ/cm<sup>2</sup>, more preferably 200 - 500 mJ/cm<sup>2</sup>. Use of such a short wave length pulse laser enables local heating.

In the next place, in reference to the attached drawings, preferred embodiments of the present invention are explained in detail. By the way, respective preferred embodiments are cases which are applied to manufacture of a thin film transistor similar to one shown in FIG.1.

FIG.2 shows one preferred embodiment of the present invention. In this preferred embodiment, first a gate electrode (2) made of aluminum or ITO and so forth is formed on a glass substrate (1) as shown in FIG.2 A, thereafter, an SiO<sub>2</sub> film (3), an a-Si:H film (4) and an n<sup>+</sup>-a-Si:H film (5) are successively laminated on the whole surface by use of plasma CVD method. Then, the a-Si:H film (4) and the n<sup>+</sup>-a-Si:H film (5) are patterned, and portions necessary for forming thin film transistors are made into island areas.

Then, as shown in FIG.2 B, a source electrode (6) and a drain electrode (7) made of molybdenum, titanium or nichrome or so are formed thereon, and then with the electrodes (6) and (7) as masks, the n<sup>+</sup>-a-Si:H film (5) on the portion corresponding to channel portion is selectively removed by plasma etching method or so (FIG.2C). The processes hereto are same as those in FIG.1A - C.

## Translation

Thereafter, as shown in FIG.2D, an  $\text{SiO}_2$  film (8) is formed to cover the whole surface, and short wave length pulse laser beam, i.e., UV (ultraviolet) pulse laser beam (10) is radiated from surface side to make poly crystallization or single crystallization of a channel portion (4C) of the a-Si:H film (4), thereby an objective thin film transistor is obtained.

In this method, it is possible to make crystallization of the a-Si:H film of the channel portion (4C) without discharging hydrogen, as a consequence, it is possible to make a large movement degree of a thin film transistor. And light transmission degree is lost by crystallization of the a-Si:H film, and there will be no leak current even when light comes. Therefore, it is possible to omit the conventional light blocking layer (9) that covers the channel portion and the process to mask. Since the UV pulse laser beam (10) goes through the  $\text{SiO}_2$  film (8), and is reflected at electrodes (6) and (7), temperature will not rise, and it is possible to process the channel portion without damaging electrodes (6) and (7). For your information, in the case using long wave length laser such as argon laser, YAG laser or so, the temperature of the whole a-Si:H film goes up, and the  $\text{SiO}_2$  film (8), and electrodes (6) and (7) and so forth are damaged.

As mentioned above, by local crystallization by laser radiation with electrodes (6) and (7) as masks (by what is called self-alignment), this crystallization can be achieved at room temperature even after accumulation of the a-Si:H film (4) and formation of electrodes (6).

## Translation

and (7), and without making the film at extremely high temperature. Accordingly, it is possible to simplify the structure of a thin film transistor and the manufacturing processes thereof.

FIG.3 shows other preferred embodiment according to the present invention, applied to a planer type thin film transistor.

In this method, an a-Si:H film (4) and an SiO<sub>2</sub> film (3) are successively formed on a glass substrate (1) as shown in FIG.3 A, and then are patterned into island areas.

Thereafter, a gate electrode (2) made of, for example, titanium, molybdenum or nichrome or so is formed on the SiO<sub>2</sub> film (3) corresponding to a channel portion (4C), and with this gate electrode (2) as a mask, specified impurities such as phosphorus, boron or so are ion implanted to a source portion (4S) and a drain portion (4D) of the a-Si:H film (4).

Thereafter, as shown in FIG.3 B, a source electrode (6) and a drain electrode (7) made of, for example, molybdenum, titanium, nichrome or ITO or so, are formed as to be partially connected to the source and drain portions (4S) and (4D), and then an SiO<sub>2</sub> film (8) are formed thereon. Then, UV pulse laser beam (10) is radiated from the glass substrate (1) side. Thereby, the source and drain portions (4S) and (4D) are activated, and the channel portion (4C) is crystallized.

In this case, if quartz glass or Pyrex glass is used as the glass



## Translation

substrate (1), laser beam of wave length, for example 308 nm, will go through it, therefore, light is converted into heat at the interface between the a-Si:H film (4) and the glass substrate (1), and the a-Si:H film (4) is heat treated.

In this preferred embodiment, the a-Si:H films of the source and drain portions (4S) and (4D) is crystallized without discharging hydrogen, accordingly, it is possible to make ohmic contact complete, and to carry out activation of impurities sufficiently, and to improve the interface characteristics with the channel portion. Further, it is possible to make the a-Si:H film (4) sufficiently thin, for example film thickness range 100 - 1000 is attained, therefore, along with crystallization of the a-Si:H film and thin film thickness, it is possible to remove light transmission degree and to prevent leak current from occurring. Moreover, since it is possible to make the a-Si:H film (4) thin, the stages of source and drain currents will not be cut off.

FIG.4 is still other preferred embodiment of the present invention which is applied to a stagger type thin film transistor.

In this method, as shown in FIG.4 A, a source electrode (6) and a drain electrode (7) made of, for example, molybdenum, titanium, nichrome or ITO are formed on a glass substrate (1), thereafter an a-Si:H film (4) and an SiO<sub>2</sub> film (3) are formed thereon. Further, a gate electrode (2) made of, for example, aluminum or ITO, is formed thereon, and an SiO film (8) is formed on the whole surface of island

## Translation

areas. And specified impurities such as phosphorus or boron or so are ion implanted into the a-Si:H film corresponding to a source and drain portions (4S) and (4D).

Thereafter, as shown in FIG.4 B, UV pulse laser beam (10) is radiated from two directions of the surface and the glass substrate (1) side, thereby the channel portion (4C) is crystallized, and together with this crystallization of the source and drain portions (4S) and (4D), impurities are activated. In this case, the radiation conditions of the laser beam are changed with the source and drain portions (4S) and (4D) and the channel portion (4C), and respective appropriate conditions are selected.

In this preferred embodiment, since it is possible to respectively select the most appropriate radiation conditions of laser beam to the channel portion (4C) and the source and drain portions (4S) and (4D), accordingly it is possible to improve characteristics further more. And also it is possible to make the film thickness of the a-Si:H film (4) sufficiently thin.

FIG.5 and FIG.6 shows a still other preferred embodiments wherein the process of ion implantation is omitted. FIG.5 is a preferred embodiment which is applied to a reverse stagger type thin film transistor, while FIG.6 is one that is applied to a planer type thin film transistor, and in both the embodiments, a metal that has excellent ohmic characteristics to the a-Si:H film (4) without doping of impurities, for example, nichrome, is used in the source electrode

## Translation

(6) and the drain electrode (7), and UV pulse laser beam is radiated from two directions, the frontal surface and the rear surface, thereby the channel portion (4C) and the source portion (4S) and the drain portion (4D) are crystallized. In this case, UV radiation conditions (strength, and time) are so selected that the electrode interface should become sufficiently ohmic when UV pulse laser beam (10) is radiated onto the source and drain portions (4S) and (4D). And in some cases, it may be preferable to use the source and drain electrodes (6) and (7) including quinquivalent elements such as, for example, phosphorous (P), arsenic (As), antimony (Sb) and so forth to, and trivalent elements such as aluminum (Al), gallium (Ga) and so forth to p+ type. As the source and drain electrodes (6) and (7), besides nichrome, ITO, molybdenum, titanium and so forth may be employed. In this method, especially since the process of ion implantation of impurities is omitted, the manufacturing processes are simplified further more. The structure in FIG.5 shows one wherein the n<sup>+</sup>-a-Si:H film (5) is omitted in the preferred embodiment in FIG.2, accordingly, it is possible to make the a-Si:H film (4) sufficiently thin in comparison with the case in FIG.2, and for example, it is possible to make as thin as around 200 Å, and light transmission degree is reduced accordingly, and characteristics are improved far more.

By the way, when to apply the preferred embodiments in FIG.2 through FIG.8, it is necessary to attach an insulation layer for orientation made of SiO<sub>2</sub> or so to the whole surface. If this layer is made at as high a temperature as 300°C, it is not possible to use

## Translation

aluminum to the source and drain electrodes, however, by use of low temperature process such as deposition or so, it is possible to make a thin film transistor with high performance all by low temperature (room temperature) process except for accumulation of  $\text{SiO}_2$  and a-Si:H by plasma.

According to the above preferred embodiments under the present invention, it is possible to make crystallization of a-Si:H film of channel portion at what is called room temperature without discharging hydrogen, and that without making the whole substrate at high temperature, as a result, it is possible to make a large movement degree of a thin film transistor, and also to attain swift switching characteristics.

Further, crystallization of a-Si:H film and thin film thickness thereof enables to make light transmission degree small and to prevent leak current from running even when light is radiated. Accordingly, a light blocking layer can be omitted. And use of high energy, short time, short wave length pulse laser beam enables to make crystallization of a-Si:H film at room temperature, therefore, it is possible to carry out crystallization process after formation of electrodes and formation of passivation film. As a consequence, the structure of a thin film transistor and the manufacturing processes thereof are simplified, and moreover, the yield of production is improved. And further, when the preferred embodiments according to the present invention are applied to the manufacture of thin film

## Translation

transistor array, it is possible to attain uniform characteristics in respective transistors.

By the way, in the above preferred embodiments, the present invention is applied to the manufacture of thin film transistor (TFT), however, the present invention may be applied also to manufacture of other semiconductor devices using semiconductor thin films.

### [Effect of the Invention]

As described heretofore, according to the present invention, by use of short wave length pulse laser beam, it is possible to locally crystallize a non-crystalline or poly crystalline semiconductor thin film, and to activate impurities, and to change the semiconductor thin film into a thin film, for example, one with large movement degree. Further, since this crystallization and activation may be made at what is called room temperature, without making the whole substrate at high temperature, it is possible to carry out crystallization and activation processes after the formation of electrodes and the formation of passivation film. As a consequence, when the present invention is applied to, for example, a thin film transistor, it is possible to improve the performance thereof, and also to make the manufacture processes thereof simple and easy.

## 4. Brief Description of the Drawings

Translation

FIG.1 is a process diagram showing one example of the conventional methods for manufacturing a thin film transistor. FIG.2 is a process diagram showing one preferred embodiment of a method for manufacturing a thin film transistor according to the present invention. FIG.3 through FIG.6 are cross sections showing other preferred embodiments of a method for manufacturing a thin film transistor according to the present invention.

In the figures, the code (1) is a glass substrate, the code (2) is a gate electrode, the code (3) is an  $\text{SiO}_2$  film, the code (4) is an a-Si:H film, and the code (5) is an  $\text{n}^+$ -a-Si:H film, and the code (6) is a source electrode, the code (7) is a drain electrode, while the code (19) is short wave length pulse laser beam.

Agent            Tadashi Ito

Agent            Hidemori Matsusumi

FIG.1      FIG.2      FIG.3      FIG.4      FIG.5      FIG.6